

SIEMENS pads
personal automated design system

PADS VX.2.19 Release Notes

PADS Designer

- **EBS-153987** — 계층 블록(hierarchical block) 내의 여러 인스턴스 이름을 변경하려고 할 때 발생하는 문제
- **EBS-180936** — 클래식 GUI에서 상호 연결성 검사(interconnectivity check) 수행 시 Designer 관련 문제
- **EBS-185952** — 검색 창에서 ENTER 키를 누를 때 Designer가 응답하지 않는 현상
- **EBS-182843** — 우클릭(Right Mouse Button) > 특수 부품 배치(Place Special Components) 팝업 메뉴가 파워 탭(Power Tap) 심볼에 대해 잘못 계단식으로 표시되는 현상
- **EBS-183592** — Designer 종료 시 발생하는 문제

HyperLynx DRC

- **EBS-181030** — 객체 간 간격 위반(Object-to-Object Spacing Violation)에서의 잘못된 해저드 객체 포인트 좌표
- **EBS-182343** — HyperLynx DRC의 HTML 보고서에서 빈 스냅샷이 표시되는 문제
- **EBS-182793** — HyperLynx DRC에서 대용량 Cadence Allegro 데이터 로딩 시간이 과도하게 소요되는 문제
- **EBS-182835** — 직렬 넷(Series nets)이 예상대로 생성되지 않는 문제
- **EBS-182927** — 부동 소수점 좌표 차이가 있는 인접 형상(touching geometries)에 대해 Geometry Engine의 Overlap/Or 메서드가 일치하지 않는 결과를 반환하는 문제
- **EBS-184035** — 스프레드시트에 표시될 때마다 위반 사항(Violations)의 표시 순서가 바뀌는 문제
- **EBS-184789** — Export 메서드로 ShareList가 생성될 때 레이어 이름 앞에 DEFAULT_STACKUP이 접두사로 붙는 문제
- **EBS-186442** — HyperLynx DRC에서 차동 임피던스 위반 결과가 일관되지 않게 나오는 문제
- **EBS-186935** — Modern UX가 넷 이름별 전압(Voltage by net name)으로 구성된 PowerNets 멤버를 유지하지 못하는 문제
- **EBS-187240** — HyperLynx DRC 2510에 너무 많은 Allegro 패키지 기하학적 서브클래스가 포함된 문제
- **EBS-187483** — SetObjectVisibility()가 규칙 영역(rule areas)을 변경하지 않는 문제



SIEMENS pads
personal automated design system

HyperLynx SI/PI/Thermal

- **EBS-139962** — 보고서 창에서 경로의 일부가 누락되고 html 파일을 열 수 없는 문제
- **EBS-153531** — IBIS 파일을 사용하는 저항 네트워크에서 저항에 대한 전기적 넷이 생성되지 않는 문제
- **EBS-181897** — 평면 노이즈 분석(Plane Noise Analysis)이 중단되는(crashing) 문제
- **EBS-183409** — EMD 모델을 사용한 LPDDR5 시뮬레이션(고급, 통계적으로 생성된 아이)이 읽기 주기 동안 취소되는(Ami Runner 실패) 문제
- **EBS-183436** — 커넥터 핀이 DC 드롭 HTML 보고서에서 연결 끊긴 핀으로 표시되는 문제
- **EBS-182903** — 3D 영역을 교차하는 트레이스에 포트가 없는 문제
- **EBS-183829** — 넷 클래스에 할당된 넷이 전원 공급 장치로 정의된 후, 일반 일괄 처리 마법사 '드라이버/수신기 케이스' 페이지에서 HyperLynx SI/PI가 멈추는 문제
- **EBS-186344** — 비기능 패드 제거(Remove non functional pads)가 활성화된 경우 관통 비아 스팬이 잘리는 문제
- **EBS-186948** — 전력 무결성 모델에 대한 기본값 할당이 밀리옴(mOhm)을 지원하지 않고 옴(Ohm)만 지원하는 문제
- **EBS-183095** — DDRx 마법사와 대화형 DDR5 마법사에 의해 생성된 아이 다이어그램 간의 차이점 존재
- **EBS-183097** — DDR5 보고서에 표시되는 펄스 폭 TcIPW 정보가 Excel 표의 정보와 일치하지 않는 문제
- **EBS-183875** — LPDDR4에서 지연 트레이닝 시 CS 신호가 고려되지 않는 문제
- **EBS-183891** — LPDDR5 클록 슬루 레이트 단위가 V/ns 대신 mV로 표시되는 문제
- **EBS-184508** — 2604에서 .odm 파일과 함께 DDRx 마법사를 실행할 때 HTML 보고서의 설정 정보 필드에 정보가 없는 문제
- **EBS-180925** — 스크립트 편집기에서 Delete 또는 Backspace 키로 문자를 삭제할 수 없는 문제
- **EBS-180863** — LineSim 내보내기에서는 비아 내부 레이어 패드가 나타나지만 BoardSim에서는 누락되는 문제
- **EBS-183197** — 스택업 편집기에서 주변 유전체로부터 금속 레이어의 Er 계산이 작동하지 않는 문제
- **EBS-181770** — 회로도 저장 후 프로브 위치가 다이에서 핀으로 이동하는 문제
- **EBS-185484** — 제품 지원 코파일럿(Product Support Copilot)이 일관되지 않게 응답하는 문제



- **EBS-182731** — 종단기 마법사(Terminator Wizard)의 잘못된 풀업 감지

HyperLynx AMS

- **EBS-178893** — DTC 함수 호출과 함께. EXRACT 명령을 사용할 때 결과 파형이 생성되지 않는 현상
- **EBS-178896** — 내림차순으로 DCSWEEP 분석을 수행할 때 파형 분석기 문제
- **EBS-183094** — “모델 속성 편집(Edit Model Property)” GUI에 SUBCKT 파라미터의 가시성 상태가 반영되지 않는 현상
- **EBS-183268** — SPICE 서브회로에서 호출될 때 HyperLynx AMS가 verilog-a를 컴파일하지 않는 현상
- **EBS-183744** — Myparts-AMS Components에서 배치된 심볼의 모델 속성이 속성 창과 “모델 속성 편집” 다이얼로그 간에 일치하지 않는 현상
- **EBS-183745** — SPICE 심볼의 모델 이름을 변경하면 모델 이름이 보이지 않게 되는 현상
- **EBS-183746** — 모델 속성 다이얼로그에서 OK를 클릭할 때 변경 사항이 없어도 핀 매핑 다이얼로그 박스가 나타나는 현상
- **EBS-185932** — 모델 속성 다이얼로그 박스에서 네트워크 경로 모델 라이브러리를 추가할 때 경로에서 백슬래시(\)가 제거되는 현상